

# 실습 8 : 산술 회로 설계 및 구현

## 목적

가감산기 및 shifter 회로를 설계, 구현하고 동작을 확인한다.

## 실습 내용

### 1 4비트 가감산기 설계 - 가산기를 공유하여 가감산 수행

- (1) 다음과 같은 입출력을 갖는 4비트 가감산기를 + 연산자를 사용하여 설계하시오. 뺄셈은 2의 보수 덧셈으로 구현하고 동작을 시뮬레이션으로 확인하시오.

입력: a, b(4비트), cin (올림수 또는 빌림수 입력)  
제어입력 : sub (1이면 뺄셈, 0이면 덧셈)  
출력: s(4비트) cout (올림수 또는 빌림수 출력)

### 2 4비트 가감산기 설계 - 덧셈, 뺄셈 연산자를 사용한 구현

- (1) 1번과 같이 동작하는 4비트 가감산기를 +와 - 연산자를 사용한 동작적 모델로 설계하고 시뮬레이션으로 동작을 확인하시오.
- (2) 1번과 2번의 합성된 상태를 Technology Map Viewer 메뉴로 대략적으로 확인하고, Compilation Report를 참조하여 사용한 Logic Element 개수를 비교하여 두 설계를 비교하시오
- (3) 실습키트에서 가감산기의 두 4비트 입력, cin 입력과 제어신호 sub를 스위치에 연결하고 출력을 LED에 연결하여 구현하고 동작을 확인하시오.

### 3. shifter 회로 설계

- (1) 강의노트에서 설명한 32비트 입력에 대한 shifter 회로를 설계하고, 동작을 검증하시오.  

```
module shifter(din, shift, dout);  
    input [31:0] din;  
    input [4:0] shift;  
    output [31:0] dout;
```
- (2) 가변 shift를 시프트연산자 <<를 사용하여 설계하고, Compilation Report를 참조하여 (1)과 (2) 두 설계의 Logic Element 개수를 비교하시오.

### 4. 부호없는 정수의 순차곱셈기\* (진도가 나간 경우)

- (1) 부호없는 두 4비트 정수를 곱하는 순차곱셈기(sequential multiplier)를 강의 자료를 참고하여 설계하시오. (실습키트의 버튼은 누를 때에 0이, 누르지 않으면 1이 입력된다.)
- (2) 이 회로의 동작을 적절한 입력 파형을 제공하여 시뮬레이션으로 검증하시오.
- (3) 이 회로의 동작을 실습키트에서 구현하여 동작의 진행과정을 확인하시오. (클럭은 버튼을 사용하여 손으로 클럭을 만들어서 입력한다.)